

## 論文

## 教育用 FPGA ボードを用いた安価な 多重波高分析器(MCA)の構築

芳原新也\*

### Construction of a Reasonable Multi Channel Analyzer (MCA) with an Educational FPGA Board

Sin-ya Hohara

In recent years, the performances of new electronic devices, for example FPGA or so on, have been improved, and these devices become more cost-effective ones year by year. Moreover, prices of personal computers have become less expensive, and the programming environment on PC becomes much user-friendly and easy to operate in this decimal year. These advancements have possibilities to provide a great help for self-constructions of radiation measurement equipments, which needed huge cost and work to construct in the past. Then, I tried to construct a reasonable Multi Channel Analyzer (MCA) with an educational FPGA board named EDX-005 (HuMANDATA Ltd.), and conduct test measurements of the MCA. The MCA was constructed in a short period, and its cost was just under 50 thousands yen. The MCA normally works at 200 [cps/ch] count rate with a NaI(Tl) scintillation counter. The description of the MCA and some points of self-constructions of radiation measurement equipments are provided in this paper.

*Keywords: Field Programmable Gate Array (FPGA), Spartan-3AN, Multi Channel Analyzer (MCA), EDX-005*

---

\*近畿大学原子力研究所 Atomic Energy Research Institute, Kinki University

## 1. はじめに

近年、様々な電子デバイスの高機能・低価格化が著しい。特にデジタル電子デバイスに関しては、高い頻度のバージョンアップと機能追加により、非常に使いやすく高機能な物が出揃っている。東京の秋葉原や大阪の日本橋においては、H8 ファミリをはじめとして SuperH ファミリ、V850 ファミリ、PIC や AVR など様々なマイコンを用いた製品が手頃な価格で店頭入手出来る。また、これらの電子デバイスに関する数多くの参考書等<sup>1) 2) 3) 4)</sup>が発売されているため、これらのデバイスを用いた機器開発に対する障壁は非常に低く、初心者でも手軽に開発が行なえるような状況にある。最近では、Xilinx や Altera 等の FPGA 関連商品も店頭において入手することが可能になってきており、さらには先日 Xilinx-FPGA の 7 シリーズの発表も行なわれ<sup>5)</sup>、更なる多ゲート数・低消費電力のチップ関連製品の供給が期待されている。

放射線計測機器に目を向けてみると、測定機器に使用される電子部品類にも徐々に上記の電子デバイスなどが組み込まれるようになって来ている。一般的に使用される放射線検出のための回路モジュールの価格を表 1 に示すが、安くても単体で数十万円以上することがわかる。大学の研究室等で使用される放射線測定回路系は NIM、CAMAC 規格のモジュールが主であり、これらのモジュールは機能的には 10 年以上前から変わらないにも関わらず、その需要の少なさから価格は年々上昇してきている状態にある。

そのような状況の中、最近では原子力黎明期と同様に放射線計測機器を自作しようという流れが表れつつある。これらの放射線計測の為の機器を作成するには、これまでは多くの労力と多大な知識を必要とされていたが、近年の電子デバイスの高機能・低価格・使用の簡易化等により、それなりの機能を有した機器を自前で構築することが可能となってきた。特に、機器開発に必要

とされる PC の高性能・低価格化が拍車をかける形となり、低コストに放射線計測の為のデジタル処理機器を構築することが出来る。

上記の様な電子デバイスを使用することで、よりダイレクトに発想を形にすることが一般的になってきているのは、原子力分野の放射線計測に限った話ではなく、むしろ宇宙物理やプラズマ物理の観測系において盛んに行なわれている。これらの分野では FPGA などを用いて自らの望む計測回路系を組む事が多い<sup>6)</sup>。

この様な風潮は、予算の少ない研究室などに於いて非常に有意義である<sup>7)</sup>にも関わらず、むしろ JAEA や旧帝国大学系などの予算が潤沢に付いている研究所／研究室から受け入れられる傾向にある。小さな大学研究室等に対して上記のような電子デバイスが浸透しにくい原因として、いくつかの要因が挙げられる。その中でも最も大きな原因にマンパワー不足が挙げられるのではないかと考えられる。特に大学研究室においては、ある程度の基礎教育の済んだ大学院生以上の学生数の多寡が新しい技術の獲得に割ける人員数と密接に関係する。そのため、大学院進学率が低めの大学研究室においては、新規技術獲得への人員配分が難しくなり、これが新規デバイス等の導入の障壁になっているのではないかと考えられる。

しかしながら、そのような状況を考え合わせても、FPGA などの電子デバイスを研究現場へ導入することにより、その労力に比して非常に大きな見返りが得られると考えられる。そこで本文では、電子デバイス導入までのモデルケースとして、教育用 FPGA ボードを用いて放射線計測の際に必要とされる多重波高分析器 (Multi Channel Analyzer : MCA) の構築に関して述べていく。

表 1：市販されている NIM モジュールの価格例

プリアンプ	10万円～25万円
メインアンプ	25万円～85万円
MCA	30万円～85万円
マルチパラメータMCA	55万円～数百万円
NIM電源	20万円～60万円
CAMAC電源	45万円～110万円
クレートコントローラ	25万円～80万円
CAMAC ADC	20万円～45万円

## 2. 構築機器の概念設計／ 低価格 MCA の構成設計

必要とされる放射線計測機器を安価に構築するには、まずはターゲット機器を機能毎に分解し、どの構成要素をどのデバイスで実現するかを決定することが必要となる。特にこの過程において、処理機能の抽出は構築するシステムの構成に大きく影響するため、慎重に行なう必要がある。また、既存のシステムに存在する処理過程であっても使用デバイスの性能とシステムの設計によっては省略することが可能になることもある。

今回作成する低価格 MCA は、スローパルス波（半値幅～数  $\mu$  sec）の波高分布を測定することを主機能として構築する。通常用いられる MCA の機能は図 1 のような構成を取っている<sup>8)</sup>。この時アナログ処理部分の主な機能はピークホールド機能となり、最大波高値は ADC（Analog Digital Converter）においてデジタル変換され以降の処理はデジタルプロセスとなる。ここでピークホールド機能が必要とされるのは、後段の ADC の AD 変換中に電圧変化を起こさせない為であり、AD 変換時間がパルス波の時間応答に比べ十分に高速である場合には、このピークホールド機能は不要となる。そこで、今回はピークホールド機能を省略する為、高速 ADC を用いることとした。また、後段のデジタルプロセスには Xilinx 社の

Spartan-3AN を搭載した教育用 FPGA ボード EDX-005 を用いることとした。

現在様々な高速 ADC が市販されているが、今回は特に価格の安い高速ビデオ 8bit・ADC を用いて MCA を構築することとした。表 2 および図 2 に今回使用した高速 ADC（MB40578）の諸特性の一部とタイミングダイアグラムを示す<sup>9)</sup>。これの特性とタイミングダイアグラムを満たしながら、パルス波高の最大値をサーチする処理を FPGA により実現することとした。取得された最大波高値は、FPGA によりある一定時間ヒストグラム蓄積され、USB 接続を通じて PC に送られそこで本メモリへ加算されるという設計を採用することで、FPGA におけるメモリ容量制限を回避した。各構成要素とその機能の担当デバイスの概要を図 3 に示す。

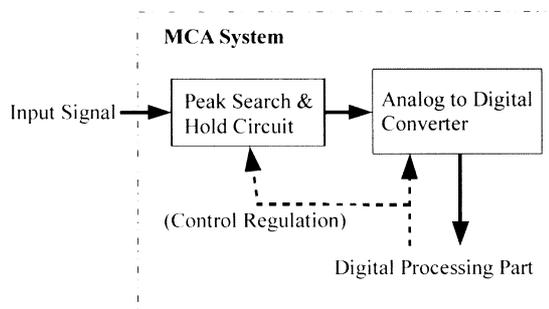


図 1：MCA の基本機能構成

表 2 : 高速 ADC/MB40578 の諸特性<sup>9)</sup>

特 性	値		
	MIN.	Typ.	MAX.
電源電圧 [V]	4.75	5.00	5.25
アナログ入力電圧 [V]	3	—	5
最大変換レート [MSPS]	20	30	—
制御クロックパルス幅 [ns]	25	—	—
動作温度 [°C]	0	—	70

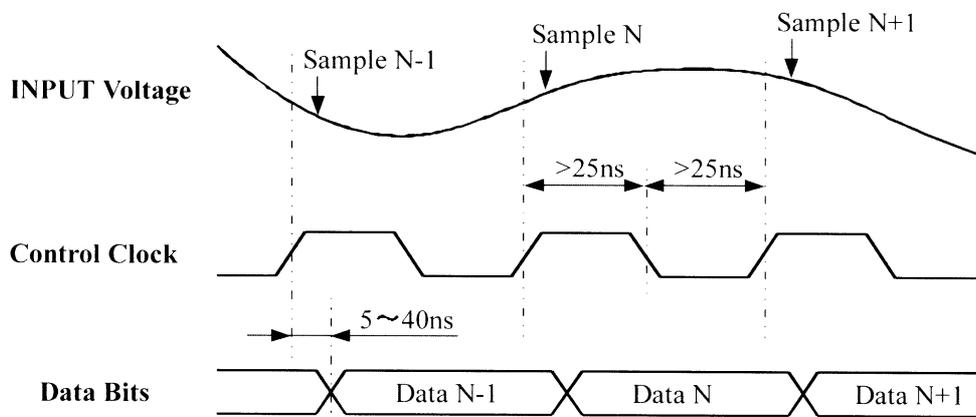


図 2 : 高速 ADC/MB40578 のタイミングダイアグラム<sup>9)</sup>

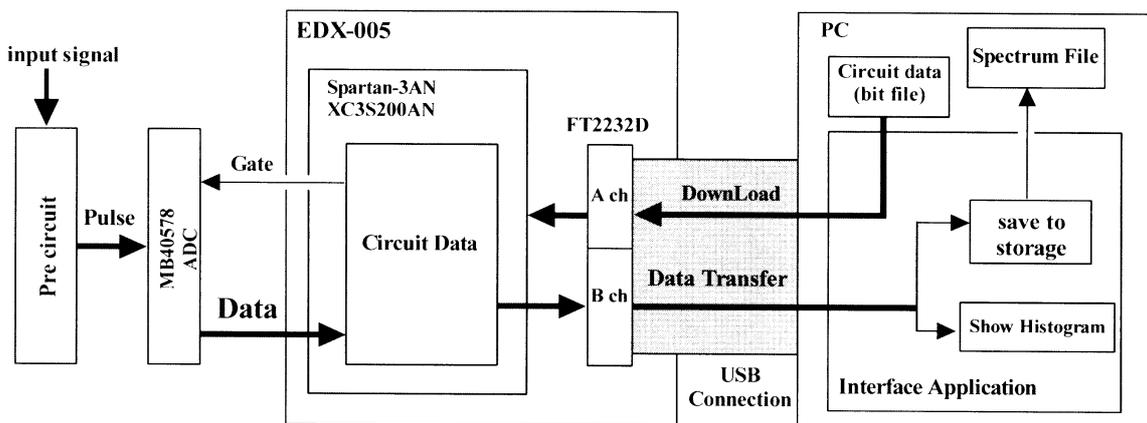


図 3 : 自作 MCA システムの機能要素と担当デバイスの概要

### 3. 構成要素（ハードウェア）の作成

今回使用する高速 ADC (MB40578) の変換電圧範囲は 3V~5V となっており、0V ベースラインのパルス波処理に適合しない。問題を解決するには、3V 定電圧源と加算回路を用意すればよい。そこで、当システムの付属回路として MB40578 用の入力信号処理回路を ADC の前段に設置した。今回用いた入力信号処理回路を図 4 に示す。ここで、ボルテージフォロワおよび非反転増幅回路に OP アンプを用いたが、回路自体を USB 電源で動作させる為に低電圧単電源動作の OP アンプを採用した。また、入力信号の信号幅が数  $\mu$  sec ということもあり、低電圧単電源 OP アンプの中でも比較的高速の AD823 および OPA2350 を用いた。各素子はユニバーサルボード上に設置・ハンダ付けおよび配線した上で、金属製フレームにおさめた。

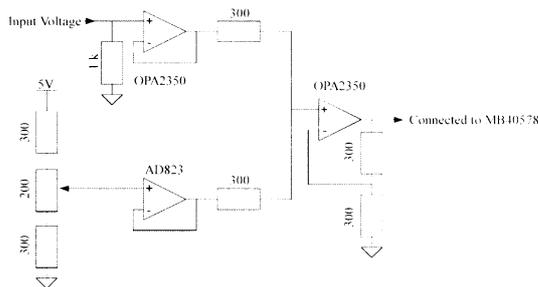


図 4：入力信号の処理回路

ボルテージフォロワ 2 個と非反転 2 入力加算回路により構成されている。

### 4. 構成要素（ソフトウェア）の作成

デジタルプロセス部分のほとんどは PC 上からのプログラムが可能である。FPGA 上での情報処理は VHDL により記述、ISE Webpack10.1 により構築し、USB 接続を通じてコンフィグレーションするような設計とした。また、PC 上でのデータ処理については Visual C#により記述し Visual Studio 2008 で構築した。FPGA 上における機能の配置を図 5 に示す。

EDX-005 は 50 [MHz] のクロックを搭載してい

るので、FPGA の全ての動作は 50MHz を基調として動作するように設計した。ADC への入力電圧は 80ns 毎に AD 変換され、設定されたある一定値 (LLD) を超えたら変換値はストレージされている値と比較され、波高値ホルダが常に極大値を保持するように更新が続けられる。AD 変換値が LLD 以下に降下すると、波高値ホルダに保持されている波高値に相当する FPGA 内のサブカウンタメモリをインクリメントし、波高値ホルダはリセットされる。

サブカウンタメモリの値は 0.1 秒毎に、USB-RS232 変換チップ FT2232D を通じて PC 側へ送られる。サブカウンタメモリの値は 1ch 毎に PC へ転送されるが、転送時には計数値を ASCII ビットに変換し、シリアルビットセンダにより FT2232D へと 921,600[bps] のレートで出力される。

FT2232D へと送られた信号は、PC 上の仮想 COM ポートを通じて専用アプリケーションにより読み取られ、PC 上の主カウンタメモリへ加算される。主カウンタメモリの値は、一定時間毎にグラフ化、ユーザーインターフェースに表示され、ユーザーはそのグラフを見ながら測定を行ったり記録したりする。また、PC 側のアプリケーションには測定に先立って、回路データを USB 経由で FPGA へダウンロードする機能も付加している。

### 5. 動作試験

構築した MCA の動作を確認する為に、パルサーによる動作試験と NaI(Tl)シンチレータによる標準密封線源の試験測定を行なった。

パルサーによる動作試験では、パルス源として MODEL PB-5(BNC)を用いた。入力にはライズタイム 0.5 [ $\mu$  sec]、フォールタイム 0.5 [ $\mu$  sec]、パルス幅 3 [ $\mu$  sec]、繰り返し数 50 [Hz] のパルス信号を用いて、波高値を 0 [V] から 2.5 [V] まで 0.1 [V] づつ変化させ、構築した MCA での読み値と比較した。測定回路系の接続概要を図 6 に示す。

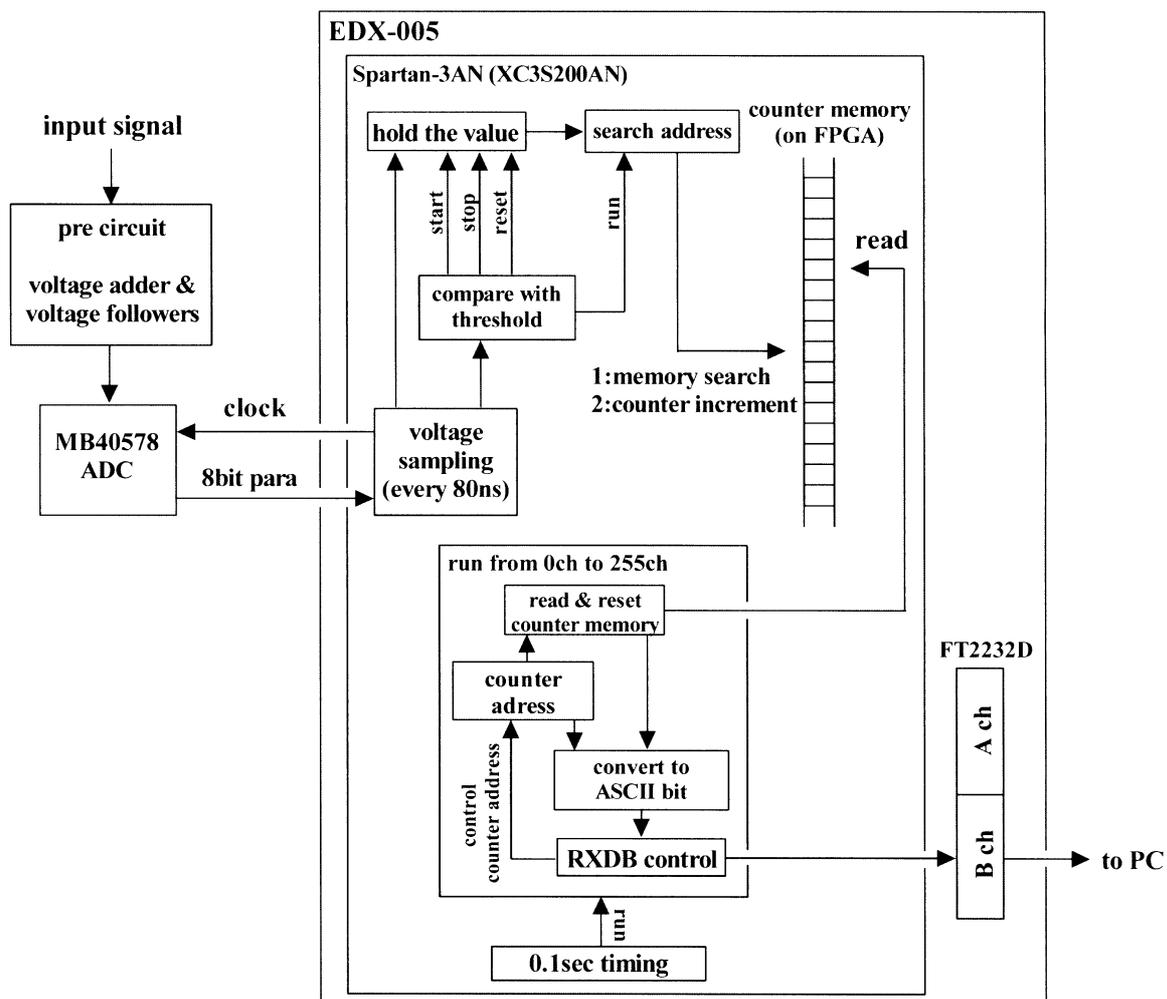


図5：FPGAにおける機能配置の概要

これらの機能はVHDLによって記述、ISE Webpack 10.1によって構築された。構築した回路データは測定開始時に測定アプリケーションによりFT2232DのAchを通じてFPGAへダウンロードされ、収集されたデータはFT2232DのBchを通じてPCへと送り出される。

試験測定をした結果、入力波高値に応じたチャンネル位置にピークが形成された。入力信号の波高値とMCA上でのピーク位置の測定結果を図7に示す。図7に示すように、入力波高値とMCA表示値は良い直線関係にあり、今回構築したMCAが正常に動作していることを確認した。

次に、放射線源の試験測定として、検出ヘッドに1インチNaI(Tl)を用いて、<sup>137</sup>Cs密封標準線源お

よび<sup>60</sup>Co密封標準線源からのガンマ線を測定した。測定回路系の概要を図8に、測定結果を図9に示す。図9に示すように、<sup>137</sup>Csからのγ線を問題なく測定出来ている事がわかる。また、約17k [cps]程度、約200 [cps/ch]程度以下の計数率においても構築したMCAが問題なく動作し、<sup>137</sup>Csからの662 [keV]のγ線をコンプトン散乱連続分布から弁別出来ているのがわかる。

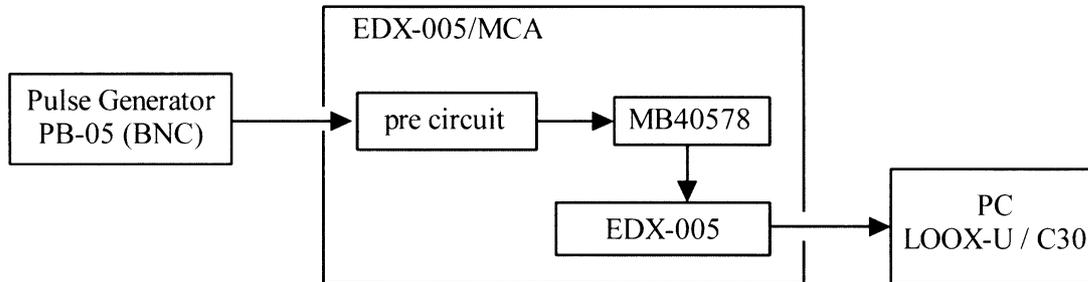


図6：パルサーによるMCA動作試験の回路概要

パルサーから様々な波高のパルスをMCAへ入力し、構築したMCAシステムの入力値と比較する。

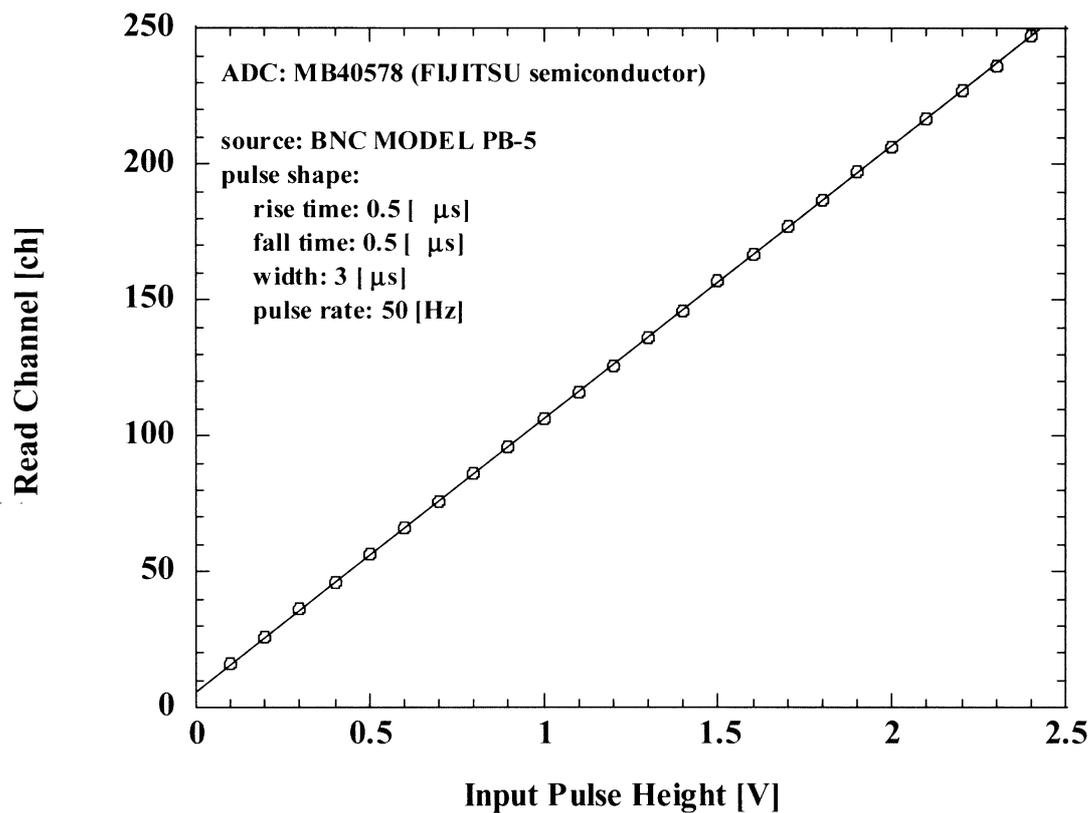


図7：パルサーによるMCAの動作試験結果

測定の結果、入力パルスの波高に対してMCAの出力が比例していることがわかる。ゼロポイントのチャンネル位置は、ベース電圧生成箇所を設置されている可変抵抗の抵抗値を変えることにより調整することが出来る。

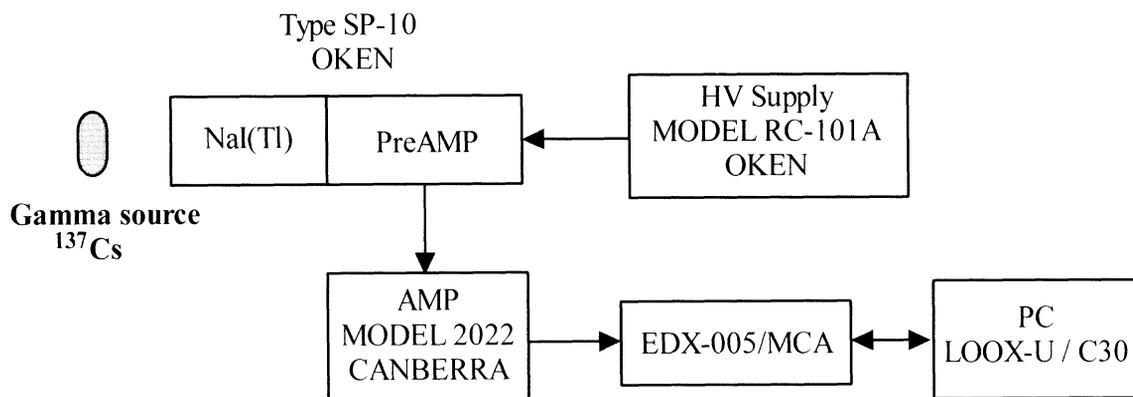


図8:  $^{137}\text{Cs}$ 密封標準 $\gamma$ 線源によるMCAの試験測定回路概要

Nal(Tl)シンチレーション検出器を用いて、構築したMCAで試験測定を行なった。計数率は $^{137}\text{Cs}$  $\gamma$ 線源と検出器との距離を変えることで調整した。

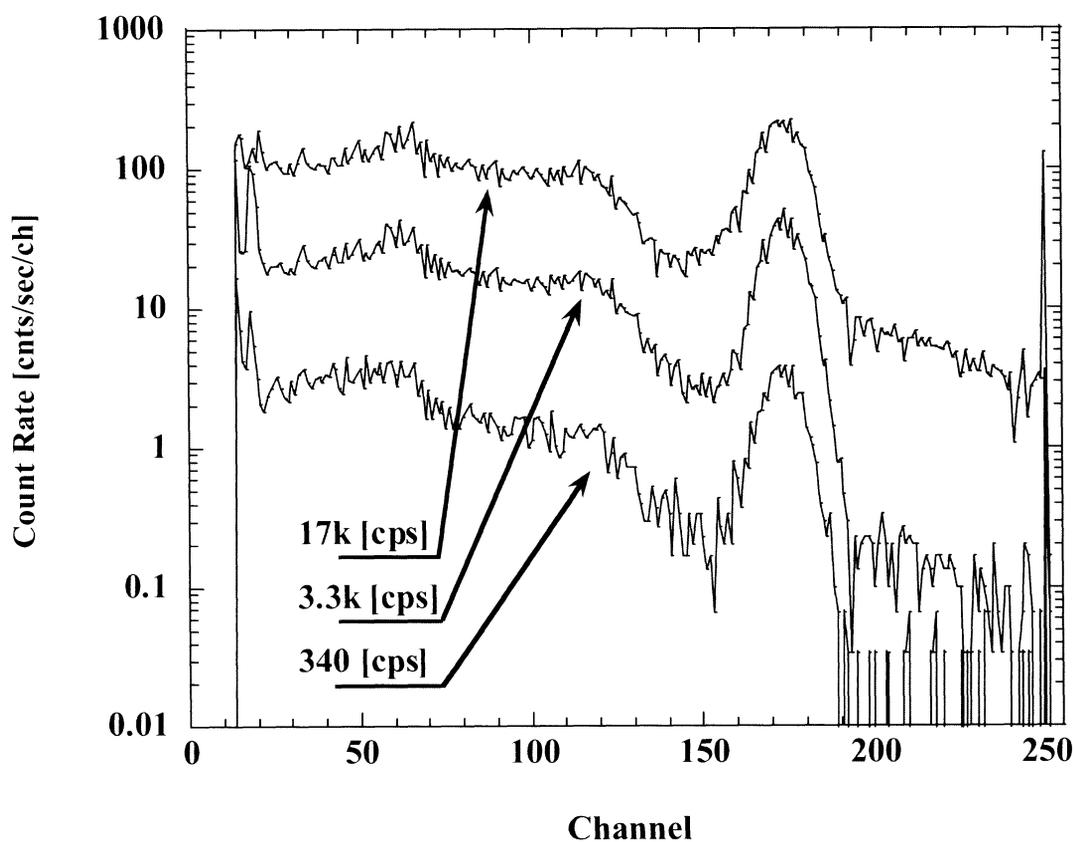


図8:  $^{137}\text{Cs}$ 密封標準 $\gamma$ 線源によるMCAの試験測定結果

測定の結果、構築したMCAが正常に動作していることがわかった。また測定結果より200 [cps/ch]程度の計数率においても正常に動作していることがわかる。

## 6. まとめ

本論文では、教育用 FPGA ボードを用いて安価に MCA を構築し、動作試験を行なった。MCA の構築期間には、教育業務・管理業務等も行ないながらだが、2ヶ月足らずしか掛からず、動作試験の結果、構築した MCA は 200 [cps/ch]程度の計数率においても正常に動作することがわかった。今回の機器構築により、FPGA を用いた放射線計測機器の構築は、比較的低価格・短期間・手軽に実現出来ることがわかった。またそのために必要とされる技能は、VHDL によるハードウェア記述、PC と外部機器との連携アプリケーション作成、周辺機器の信号調整の為の簡単な電子回路構築の三つだけで充分であることもわかった。これは、規模の小さな研究室にとっては非常に喜ばしい事実であり、様々な装置開発における障壁のうちの一つである予算制限を緩和出来ることを示唆している。特に様々な機能を有機的に同期動作させるような装置を構築する際には、その予算制限の緩和効果は非常に大きなものになると予想される。FPGA 等の電子デバイスを導入により、発想の実現に付随する煩雑な様々な手続きが軽減され、着想のダイレクトな実現化がより一層推進されることが期待される。

## 7. 参考文献

- 1) H8 と MSP480 で学ぶ組み込みシステム開発体験ブック、曾根周作、技術評論社 (2010)
- 2) すぐに使える！実験・試作用マイコン・モジュール、寺尾大二、CQ 出版 (2010)
- 3) Arduino で始める電子工作、田原 淳一郎、カットシステム (2010)
- 4) FPGA ボードで学ぶ論理回路設計 改訂版、山際 伸一、CQ 出版 (2009)
- 5) “Xilinx 7 Series: FPGAs Make Play for Logic IC Dominance”, Xilinx, Xcell Journal, issue 72 (2010)
- 6) “Xilinx Customer Innovation: 85,000 to 2.5 Billion Transistors and Beyond”, Xilinx, Xcell journal, 2010 Customer Innovation Issue (2010)
- 7) “Digital pulse processor for ion beam microprobe tomography”, M. Bogovac, M. Jaksic, D. Wegrzynek, A. Markowicz, Nucl. Inst. Meth., A608, pp157–162 (2009)
- 8) 放射線計測ハンドブック 第3版、G. F. Knoll、日刊工業新聞社 (2001)
- 9) “1 channel 8-bit video A/D converter”, FUJITSU semiconductor data-sheet DS04-28202-6E, FUJITSU Limited