

令和 2 年 6 月 5 日現在

機関番号：34419

研究種目：基盤研究(C) (一般)

研究期間：2017～2019

課題番号：17K00077

研究課題名(和文) IoT機器向き低消費電力量情報センシングに関する研究

研究課題名(英文) Study for Low Energy Information Sensing for IoT Devices

研究代表者

武内 良典 (YOSHINORI, TAKEUCHI)

近畿大学・理工学部・教授

研究者番号：70242245

交付決定額(研究期間全体)：(直接経費) 3,500,000円

研究成果の概要(和文)：IoT機器は、センシングしたデータを無線通信により、サーバへ送信する。本研究では、この無線通信で消費される電力量が、IoT機器で消費される電力量の大部分を占めていることから、センシングしたデータを圧縮し通信量を削減することで全体の低消費電力量化を行うための研究を進めた。通信量を圧縮する処理も消費電力を消費するため、圧縮処理を低電力量化するための方法として、専用プロセッサに拡張命令を追加し実現する方法と、単一の記述からハードウェアとソフトウェアを同時に生成する手法を提案した。

研究成果の学術的意義や社会的意義

現在、我々の社会はIoT時代を迎えている。IoT時代で重要な役割を果たすのは、情報センシングデバイスであり、いかに多くの情報センシングデバイスから情報をセンシングするかが重要である。しかしながら、IoT機器が高消費電力だと、電池での駆動時間も少なく、頻繁な電池の交換、頻繁な充電の問題が発生し、IoT機器を増やす障害となってしまう。本研究は、低消費電力量化を実現するシステムの生成法を提案しており、今後より低電力量な機器の開発につながっていくと考えられる。

研究成果の概要(英文)：IoT devices sense data, and transmit its data to servers. In this study, we utilize a method that compresses sensing data, reduces the amount of data communications between IoT devices and servers, and reduces energy consumption of IoT devices, because most energy consumptions of IoT devices are power consumption via wireless communication. In order to reduce energy consumption of compression itself, we propose a method that enhances application specific instruction set processor by adding custom instructions. Proposed method generates hardware-software environment for application specific instruction processor from unique description.

研究分野：集積システム設計

キーワード：低消費電力量化 専用プロセッサ設計

様式 C-19、F-19-1、Z-19 (共通)

1. 研究開始当初の背景

(1) IoT時代は、すべての機器がインターネットへ接続され、あらゆる情報がクラウド上に蓄積されていく時代である。インターネットは膨大な数のコンピュータから構築されるデータセンタ、超高速ネットワークにより支えられており、これらで消費されるエネルギーはすでに世界で使用されている全エネルギーの数%を超えるとの報告もある。今後のトラフィック量の増加で、消費されるエネルギーはますます増加の一途をたどる。一方、総務省の平成28年度情報通信白書によると2015年には154億個のIoTデバイスが出荷されており、2020年には304億個のIoTデバイスが出荷されると予測されている。これらセンシングデバイスで消費される電力も膨大なものになっていくと予想され、センシングデバイスで消費される電力量の削減が必須である。センシングデバイスで使用されるセンサは低消費電力化が進んでいるが、センシングされたデータの多くは無線通信を使ってデータセンタへ送られる。この無線通信によるデータ伝送は非常に多くの電力を必要とする。近年、低電力型の無線通信規格である ZigBee や Bluetooth low energy なども提案されてきているが、データ伝送できる帯域が十分でないことと、期待される低電力量化を実現できておらず、伝送するデータ量削減による低電力量化は不可欠である。

2. 研究の目的

(1) IoT時代にはセンシングデバイスにより様々なデータが取得され、それらデータがクラウド上へと集積され、ビッグデータを構築する。このような時代には、あらゆる情報の効率的な取得とともに、情報取得に係る消費電力量を減らすことが必須である。本研究では、情報を構築する取得データに適したデータ圧縮処理をセンシングデバイス内で行うことにより、無線通信時に消費されるエネルギーを削減すると同時に、圧縮処理自身で必要とされる消費エネルギーを削減することを検討し、IoTデバイスで消費されるエネルギーを削減するための検討を行う。本研究では、センシング対象を、今後の長寿健康社会にむけてのビッグデータとして不可欠の生体情報とし、生体情報センシングの低消費電力化手法の研究を行う。

3. 研究の方法

(1) 生体データの性質の解析

本研究では、心電波形と脳波を生体情報として検討する。心電波形は心臓の動きを表す最も代表的なバイタルサインであり、脳波はBMI、脳障害のために活用されている生体情報である。これら代表的な生体情報にたいして、そのデータの持つ性質を解析し、データ圧縮に適用する。

(2) オンライン生体データ圧縮アルゴリズムの開発

(1)で解析した生体データの性質を利用したデータ圧縮アルゴリズムを検討する。我々が対象とするデータは時間ごとに生成されるオンラインのデータであるため、オンラインデータに対して有効な波形の予測とその予測誤差を用いてデータ圧縮を実現する。

(3) 情報センシングデバイスのプラットフォームの策定

センサ、組み込みプロセッサ、無線モジュールからなる情報センシングデバイスプラットフォームを検討する。圧縮アルゴリズムの処理性能を向上するため、これまで研究を行ってきた特定用途向きの専用プロセッサ、専用ハードウェアの追加による改善を試みる。

4. 研究成果

(1) 生体データの性質の解析

心電波形 (Electro Cardiogram: ECG) は、心臓がイオンポンプとして動作するときの電位の変化を表しており、心臓が周期的に収縮することから、周期的な波形となる。同時に、正常な人でもその波形に揺らぎがある。心疾患がある場合は、不整脈等の要素が波形として現れることが知られている。まず、生体信号のデータベースである Physionet [<https://physionet.org/>] から、European ST-T, MIT-BIH Arrhythmia 等の波形データを取得し、その周期性、揺らぎ、不整脈などの周期外の信号の性質について調査を行った。解析の結果、心電波形は P, QRS, T の3種類の波形から構成されるため、この3種類の基本波形を組合わせた図1に示すような基本波形を定義し、この基本波形を用いて一拍ずつマッチングを行うことで効率のよい符号化が行えることが分かった。一方、脳波波形 (Electroencephalogram: EEG) については Physionet から、EEG Motor Movement/Imagery Dataset のデータを取得し、信号の性質について調査を行った。脳波は、心電とは性質が異なり、64極の多数の電極から同時にマルチチャネルで信号を取得する必要がある。そこで、これらチャネル間の信号の相関を調査した。チャネル間の信号の相関を解析するために、信号伝番の遅延も考慮し、電極の位置の相関を解析した。その結果、図2に示すように、チャネル間で非常に相関の高いチャネルが観測され、この高い相関性を利用することで、複数のチャネルで構成される信号を効率よい符号化が行えることが分かった。

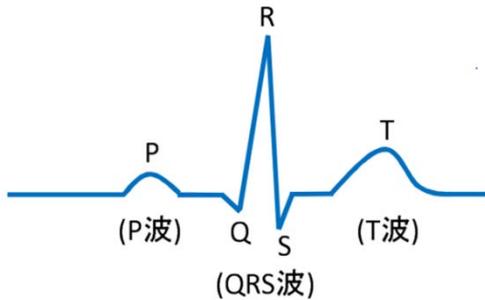


図1 心電波形の基本波形モデル

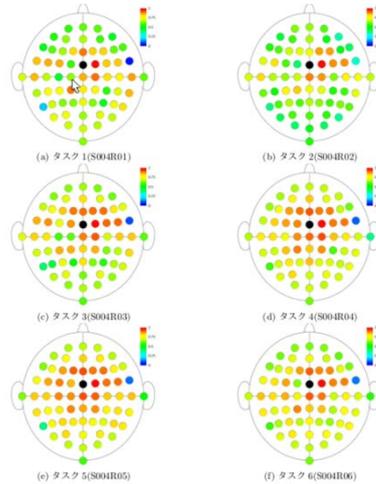


図2 脳波波形の相関図

(2) オンライン生体データ圧縮アルゴリズムの開発

(1)の解析結果を用いてアルゴリズムの開発を進めた。具体的には生体データの性質の解析で用いたデータセットを使用して、圧縮アルゴリズムを実際にコーディングしながら、検討を進めた。心電波形の場合には、まず基本波形のモデルをデータから生成する必要があり、基本波形モデルを決定後、残りの心電波形から基本波形モデルと高い近似を持つ部分をパターンマッチングで探索し、類似部分と基本モデルとの誤差を符号化する方法で符号化する。前者を長期予測モデル、後者を短期予測モデルとして符号化する、2 時間程度の長期間のデータを処理すれば、圧縮率の高い結果が得られることがわかったが、長期間データを取得してから符号化オンライン性が劣ってしまうため、バッファとして記憶すべき時間を調整しながら圧縮するオンラインアルゴリズムを提案した。脳波波形データに関しては、チャンネル数が多いため、相関を計算しつつ、類似度が近い順にペアリングを行い、圧縮する手法を提案した。提案手法は、マルチチャンネルの生体信号を圧縮するために適する手法であり、ペアリングを決定するための高速なアルゴリズムを提案した。

(3) 情報センシングデバイスのプラットフォームの策定

提案するアルゴリズムを実行する環境（ハードウェアプラットフォーム）、低消費電力量で、データの伝送ができるプラットフォームを検討した。標準的な無線通信に対応するためには、複雑なプロトコルを有する通信プロトコルを実装する必要があるため、組込みプロセッサを中心として使用し、特に消費電力量の多い計算に対して、専用命令を用いて対応することが適当であるという見通しを得た。これまでに検討してきた心電波形は基本波形に着目し、心電データを窓関数により切り出し、切り出されたデータを代表する形に分類する自動クラスタ分割手法を用いた圧縮手法は、その同型の波形データの抽出に多くの演算を必要とし、波形パターンの抽出の専用命令化が一つの改良命令セット候補である、また脳波波形データに関しては、高速なチャンネル間の相関を計算する命令セットが拡張命令セットとして適当であるとの指針を得た。そこで、情報センシングデバイスのプラットフォームのCPUとしてRISC-Vを選定し、RISC-Vを情報センシングデバイスのCPUとして使用するための検討を進めた。Chiselを用いたRISC-Vプロセッサの自動生成を行う手法、ハードウェアとソフトウェアを単一の動作記述から生成を行う手法に関する研究である。ChiselはUC Berkeley校で提案されたプログラミング言語scalaをハードウェア記述向けに拡張した言語であり、RISC-Vの実装の一つであるRocket Chipもこの言語を使用して記述されている。Chiselを用いる場合の拡張命令に相当する追加記述を明確にし、Chiselを用いた命令拡張手法を構築した。また、追加命令の単一命令動作記述から、RISC-Vのソフトウェア開発環境であるgtools中のアセンブラ、シミュレータに対するソフトウェアを自動生成するとともに、拡張命令を有するプロセッサのハードウェア記述を同時に生成する環境の試作を行った。これらの研究により、RISC-Vを用いたIoT向け情報センシングデバイス向けのCPU設計を容易化する知見を得た。

<引用文献>

- ① Yoshinori Takeuchi and Ryo Taketani, “Challenges for Processor Instruction Extension in MPSoC Era,” 19th International Forum on MPSoC for Software-defined Hardware 2019 (MPSoC 2019) (招待講演) (国際学会)
- ② Ryo Taketani and Yoshinori Takeuchi, “Configurable Processor Hardware Developing Environment for RISC-V with Vector Extension,” pp.33-38, SASIMI 2019. (国際学会)

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計4件（うち招待講演 2件 / うち国際学会 1件）

1. 発表者名 Ryo Taketani and Yoshinori Takeuchi
2. 発表標題 Configurable Processor Hardware Developing Environment for RISC-V with Vector Extension
3. 学会等名 The 22nd Workshop on Synthesis And System Integration of Mixed Information Technologies (SASIMI 2019), pp. 33-38 (国際学会)
4. 発表年 2019年

1. 発表者名 竹谷凌, 武内良典
2. 発表標題 RISC-Vを基本とする構成可変プロセッサのためのハードウェア開発環境の検討
3. 学会等名 ETNET 2019, 情報処理学会研究報告, Vol. 2019, EMB-50, No. 12, pp.1-6, 2019年3月
4. 発表年 2019年

1. 発表者名 武内 良典
2. 発表標題 IoT時代の生体情報センシング
3. 学会等名 2018年電子情報通信学会総合大会（招待講演）
4. 発表年 2018年

1. 発表者名 Yoshinori Takeuchi and Ryo Taketani
2. 発表標題 Challenges for Processor Instruction Extension in MPSoC Era
3. 学会等名 19th International Forum on MPSoC for Software-defined Hardware 2019 (MPSoC 2019) (招待講演)
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分担 者	劉 載勳 (Yu Jaehoon) (70726976)	東京工業大学・科学技術創成研究院・准教授 (12608)	変更：2019年10月1日 大阪大学 より 東京工業大学 に異動