

キーワード

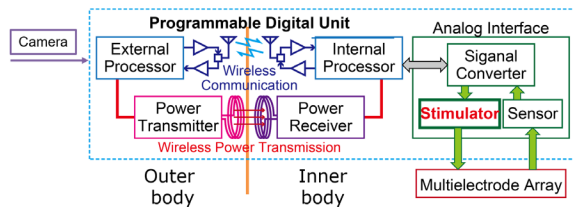
IoT 向き低電力プロセッサ、特定用途向きプロセッサ(ASIP)設計手法、スパイクニューラルネットワーク、プロセッサシステムの性能解析

Low Power Processor for IoT, Design Methodology for ASIP, Spiking Neural Network, Performance Analysis for Processor Systems

研究内容

[1] 人工視覚システムのための低消費電力システムの開発

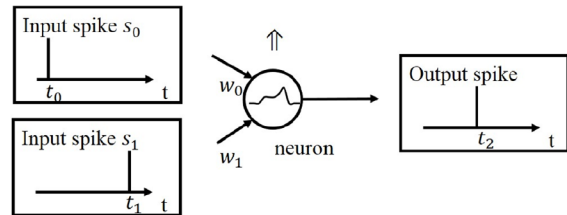
本研究で検討している人工視覚システムは、外部の映像を変換し、直接脳の視覚野を電気刺激して光覚の集合を発生させ、視覚を認知させるようなシステムである。視覚を失う要因としては様々な原因が考えられるが、視覚野刺激型的人工視覚システムは網膜、視神経が損傷していても、視覚を復元できる可能性があり、期待されているシステムである。しかしながら、本システムはカメラから取得する外部映像を刺激データに変換するための方法を検討しなければならないことはもちろんのこと、本システムを可能な限り低消費電力で動作させなければ、システムの稼働によりシステム自体が温度上昇を招き、人体に対して悪影響を及ぼすために使用できない可能性もでてしまう。また、ある程度高速に動作させなければ、他の感覚との時間のずれを生成してしまう。したがって、高速に動作させつつ、同時に消費電力も小さいシステムが望まれる。本課題に対して、当研究室では、体内体外間で必要となるデータの転送を、刺激データの特徴を利用した符号化を行うことで、データを圧縮し、データを高速に低電力で転送するための研究を進めている。これまでの研究で、データ量を 75%圧縮できることを確認している。



[2] Spiking Neural Network を用いた低電力システムの開発

ニューラルネットワークによる機械学習システムは様々な応用に対して大きな成果を上げている。しかしながら、ニューラルネットワークの計算は大規模な積和演算を繰り返すことで行われるため、電力の効率化においては改善の余地がある。

研究室では、従来型の人工ニューラルネットワークではなく、脳の模倣度が高い Spiking Neural Network のモデルを用いることで、低電力の AI システムを開発することを目指している。Spiking Neural Network の性質を解析するために、GPU を用いた高速シミュレーション手法を検討している。また、演算の工夫による低演算量化から、低消費電力システムを実現するための検討を進めている。



[3] プロセッサシステムの性能解析手法の開発

プロセッサシステムは、その機能・性能の向上とともに、そのアーキテクチャが複雑さを増しており、詳細なアーキテクチャの動作からソフトウェアを実行する際の性能解析を行うことが難しくなっている。本研究では、近年のプロセッサに搭載されている性能カウンタを用いて、ソフトウェアの性能をモデル化することを提案する。性能カウンタはシミュレーションの繰り返しにより、その値を取得する必要があり、できるだけ少ないシミュレーション回数でモデル化を行うための方法を提案し、従来よりも少ないカウンタ数でプロセッサをモデル化し、同程度の性能が解析できることを示した[3]。

最近の業績

- [1] Tomoki Sugiura, Masaharu Imai, Jaehoon Yu, Yoshinori Takeuchi, "A Low-Energy Application Specific Instruction-Set Processor towards a Low-Computational Lossless Compression Method for Stimuli Position Data of Artificial Vision Systems," Journal of Information Processing, Vol 25, pp. 210-219, (Feb., 2017).
- [2] Naoya Tanaka, Shogo Hirayama and Yoshinori Takeuchi, "CODEC system using EG2C chips and power control with a sleep mode for a visual prosthesis," The 25th Workshop on Synthesis And System Integration of Mixed Information Technologies (SASIMI 2024), pp. 335-340, Mar. 11-12, 2024.
- [3] Ryota Hattori and Yoshinori Takeuchi, "Multiple regression analysis considering multicollinearity for estimating CPU cycles using performance counters," The 25th Workshop on Synthesis And System Integration of Mixed Information Technologies (SASIMI 2024), pp. 101-106, Mar. 11-12, 2024.